



**DEPARTAMENTO:** Engenharia Elétrica

**CURSO:** Engenharia Elétrica

**DISCIPLINA:** Sistemas Digitais

**CÓDIGO:** EEL 7020

**CRÉDITOS:** 04 (02 Teoria e 02 Prática)

**CARGA HORÁRIA:** 72 horas-aula

**REQUISITOS:**

**Pré-requisito:** EEL 7010 – Introdução a Engenharia Elétrica  
EEL 7011 – Eletricidade Básica

**OFERTA:** Engenharia Elétrica  
Engenharia de Controle e Automação  
Engenharia de Produção Elétrica

**VALIDADE:** 2014/2

**AUTOR:** Prof. Eduardo Augusto Bezerra <Eduardo.Bezerra@eel.ufsc.br>

Prof. Djones Vinicius Lettnin <lettnin@eel.ufsc.br>

Prof. Joni Fraga <fraga@das.ufsc.br>

**OBJETIVOS:** O cumprimento da disciplina busca dar ao aluno, ao final do semestre, condições de:

1. Aprender conceitos relacionados a sistemas numéricos, álgebra de chaves e fundamentos da área de sistemas digitais.
2. Desenvolver a capacidade de análise de sistemas digitais de complexidade baixa ou média.
3. Entender metodologias de síntese de sistemas digitais de complexidade baixa ou média.
4. Projetar sistemas digitais de baixa complexidade em nível de RTL.
5. Projetar sistemas digitais usando linguagens de descrição de hardware.
6. Compreender o fluxo de ferramentas de auxílio ao projeto de sistemas digitais (simuladores, minimizadores, entre outros).
7. Conhecer dispositivos lógicos reconfiguráveis (FPGA, CPLD).

**EMENTA:**

Conceitos Introdutórios, Códigos e Sistemas de Números, Portas Lógicas e Álgebra Booleana, Circuitos Lógicos Combinacionais, Flip-Flops e Dispositivos Relacionados, Aritmética Digital: Operações e Circuitos, Contadores e Registradores, Famílias Lógicas, Circuitos Lógicos MSI, Memórias, Dispositivos Lógicos Programáveis.



## **CONTEÚDO PROGRAMÁTICO:**

### **UNIDADE: 01**

#### **CONTEÚDO:** Introdução

- 1.1. Introdução aos sistemas digitais
- 1.2. Sistemas de numeração e códigos numéricos
- 1.3. Chaves e o transistor CMOS
- 1.4. Portas lógicas booleanas
- 1.5. Álgebra booleana
- 1.6. Representações de funções booleanas
- 1.7. Ferramentas para o projeto de sistemas digitais

### **Nº DA UNIDADE: 02**

#### **CONTEÚDO:** Circuitos combinacionais

- 2.1. Portas lógicas como blocos construtivos dos circuitos combinacionais
- 2.2. O processo do projeto lógico combinacional
- 2.3. Codificadores e decodificadores
- 2.4. Multiplexadores e demultiplexadores
- 2.5. Aritmética digital, operações e circuitos
- 2.6. Descrição de circuitos combinacionais usando linguagens de descrição de hardware

### **UNIDADE: 03**

#### **CONTEÚDO:** Circuitos sequenciais

- 3.1. Memória e armazenamento, latch SR, latch D, flip-flop D, outros flip-flops
- 3.2. Registradores baseados em flip-flops
- 3.3. Máquinas de estados finitos (FSM)
- 3.4. Projeto de blocos de controle
  - 3.4.1. Modelagem da FSM
  - 3.4.2. Criação da arquitetura padrão com registrador de estado
  - 3.4.3. Codificação de estados
  - 3.4.4. Tabela de estados
  - 3.4.5. Implementação da lógica combinacional de saída e próximo estado
- 3.5. Descrição de circuitos sequenciais usando linguagens de descrição de hardware



**Nº DA UNIDADE: 04**

**CONTEÚDO:** Componentes de blocos de controle

- 4.1 . Registradores simples e multifuncionais
- 4.2 . Deslocadores
- 4.3 . Comparadores
- 4.4 . Contadores
- 4.5 . Unidades lógico-aritméticas (ULAs)

**Nº DA UNIDADE: 05**

**CONTEÚDO:** Tecnologias habilitadoras do projeto de sistemas digitais

- 5.1. Circuitos integrados discretos
- 5.2. Dispositivos lógicos programáveis

**BIBLIOGRAFIA:**

• **BÁSICA:**

1. Frank Vahid, "Sistemas Digitais: projeto, otimização e HDLs", 1a ed., Porto Alegre: Bookman, 2008 ISBN 978-85-7780-190-9. [http://bookman.com.br/WEB-PRODUTOS/produto\\_detalhe.aspx?id\\_produto=2414](http://bookman.com.br/WEB-PRODUTOS/produto_detalhe.aspx?id_produto=2414) – Disponível na biblioteca.
2. Eduardo Bezerra, Djones Lettnin. Synthesizable VHDL Design for FPGAs, 2014. Springer.

• **COMPLEMENTAR:**

1. Tocci, Ronald; Widmer, Neal; Moss, Gregory. Sistemas Digitais: Princípios e aplicações. Pearson, 2011. - Disponível na biblioteca.
2. Katz, Randy H., Contemporary Logic Design, 2nd ed., Prentice Hall, 2005.- Disponível na biblioteca.
3. Vahid, Frank, Digital Design, 1st ed., Wiley, 2007



### **AVALIAÇÃO:**

$$\mathbf{MS} = (\mathbf{MT} + \mathbf{T})/2$$

onde:

**MS** = Média do Semestre

**T** = Nota do Trabalho Prático

**MT** = Média da Teoria =  $(P1 + P2 + P3) / 3$

P1 = Prova 1 (teoria)

P2 = Prova 2 (teoria)

P3 = Prova 3 (teoria)

A média do semestre (**MS**) é a média aritmética da nota do trabalho prático (**T**) com a média aritmética das provas da teoria (**MT**), arredondada para o meio ponto mais próximo (meio ponto superior, nos casos das frações ,25 e ,75).

### Condições para a aprovação:

- Sem avaliação final: [frequência  $\geq$  75%] e [MS  $\geq$  6,0].

### **METODOLOGIA:**

As aulas teóricas devem ser expositivas, utilizando-se de slides e de anotações no quadro de forma a destacar conceitos, exercícios e estudos de caso. As aulas de laboratório devem ser conduzidas de forma a consolidar os conceitos vistos na teoria.

O conteúdo programático proposto para a Unidade 1, deverá ser inteiramente coberto nas duas primeiras aulas teóricas. Os conceitos de portas lógicas dessa unidade são utilizados como exemplos de circuitos a nível de esquemático na primeira aula de laboratório, e a nível de linguagem de descrição de hardware (HDL) na segunda aula de laboratório. As ferramentas de projeto listadas na Unidade 1 são discutidas e praticadas nas duas primeiras aulas de laboratório.

A Unidade 2 deverá ser explorada em 5 aulas teóricas, e em 4 aulas de laboratório. As unidades 1 e 2 consistem na primeira parte da disciplina, sendo assim o conteúdo a ser cobrado na Prova 1 (P1).

A Unidade 3 deverá ser inteiramente apresentada em 6 aulas teóricas, sendo as 4 primeiras aulas logo após a Prova 1. Nessa unidade é importante ressaltar a importância dos elementos de memória na implementação dos circuitos controladores. Também deve-se destacar a abstração relacionada as máquinas de estados finitos (FSM). Esses assuntos devem ser amplamente praticados em 5 aulas de laboratório, destacando a importância da preparação dos alunos para o desenvolvimento do trabalho final.

A Unidade 4 deverá ser coberta em 2 aulas teóricas, e em 2 aulas de laboratório. Nas aulas de laboratório deverá ser explorada a utilização das máquinas de estado no projeto dos controladores dos blocos operacionais. A Prova 2 e 3 da teoria deverão cobrir as unidades 3 e 4, que consistem na segunda parte da matéria.



A Unidade 5 é coberta, naturalmente, em diversas aulas de laboratório, onde são utilizadas tecnologias para implementação dos sistemas digitais projetados.

O Trabalho Final do laboratório deverá explorar os conceitos trabalhados durante o semestre, incluindo os circuitos combinacionais e sequenciais. Basicamente, a cada semestre deverá ser proposto um problema onde venha a ser necessário projetar um circuito combinacional para realizar algum tipo de computação, e um circuito sequencial para controlar as atividades do bloco combinacional. O trabalho final deverá ser desenvolvido parcialmente como atividade extra-classe. Além disso, são reservadas 5 aulas de laboratório para os alunos serem supervisionados pelo professor durante as etapas de projeto.

O professor deverá manter uma página na Internet atualizada com o conteúdo das aulas, e disponibilizando os slides e exercícios utilizados. Deverão ser disponibilizados também os roteiros dos laboratórios, assim como as sugestões de soluções. As soluções deverão ser apresentadas na aula seguinte ao laboratório em questão. Sugere-se o uso do ambiente Moodle para disponibilização do material da disciplina. O Moodle poderá ser utilizado também como ambiente para esclarecer dúvidas dos alunos, favorecendo a interação com a turma em atividades extra-classe. Poderá ser criado um fórum de discussão onde os alunos tiram dúvidas entre si, com o professor e com o monitor.

Nas aulas de laboratório deverão ser utilizadas ferramentas modernas de modelagem e prototipação de sistemas digitais, tais como, ambientes de desenvolvimento compostos por softwares de síntese e simulação, e placas de prototipação com dispositivos lógicos reconfiguráveis.

Algumas ferramentas de apoio ao aluno consistem em:

1. Página da disciplina: <http://gse.ufsc.br> -> Teaching -> EEL7020
2. Slides e material do livro texto (Frank Vahid): <http://www.cs.ucr.edu/~vahid/dd/>
3. Software utilizado no laboratório "Quartus II Web Edition": <http://www.altera.com>
4. Ferramenta para ensino de sistemas digitais da UFRGS  
<http://www.inf.ufrgs.br/logics/docman/karma/>
5. Exemplos de componentes de hardware descritos em VHDL <http://esd.cs.ucr.edu/labs/tutorial/>
6. Tutorial de VHDL: [http://www.seas.upenn.edu/~ese201/vhdl/vhdl\\_primer.html](http://www.seas.upenn.edu/~ese201/vhdl/vhdl_primer.html)

**CRONOGRAMA:**

**Aulas teóricas**

Semana	Data	Capítulo do livro texto Vahid	Assunto
1	12/08	1	Discussão do programa da disciplina Introdução de Sistemas Digitais. Sistemas de numeração e Códigos
2	19/08		Sem aula. SAEEL ( <a href="http://saeel.ufsc.br/">http://saeel.ufsc.br/</a> ) <b>OBS. Lista de presença será cobrada no “Minicurso LCI” ou na “Chamada de trabalhos”</b>
3	26/08	1	Álgebra Booleana, axiomas, teorema de Morgan e portas lógicas (em CMOS)
4	02/09	2 e 6	Mapas de Karnaugh
5	09/09	2	Circuitos combinacionais: Codificadores, Multiplexadores
6	16/09	2 e 6	Circuitos combinacionais: Somadores, subtradores
7	23/09	<b>Prova 1 (P1)</b>	
8	30/09	3	Flip-flops
9	07/10	3	Circuitos sequenciais: Máquinas de estados finitos
10	14/10	3	Circuitos sequenciais: Síntese de circuitos sequenciais síncronos; Minimização de estados
11	21/10	3	Circuitos sequenciais: Síntese de circuitos sequenciais síncronos; Registradores e temporização
12	28/10	3	Circuitos sequenciais: Síntese de circuitos sequenciais síncronos; Modelos de Moore; Estudo de caso
13	04/11	<b>Prova 2 (P2)</b>	
14	11/11	4 e 5	Módulos do bloco operacional
15	18/11	4 e 5	Bloco controle e bloco operacional
16	25/11	4 e 5	Bloco controle e bloco operacional: Estudo de caso
17	02/12	<b>Prova 3 (P3)</b>	
18	09/12	<b>Substituição de prova perdida</b>	Horário: 13:30 - 15:10 Sala: EEL004 <b>OBS. Somente com a autorização por escrito do Departamento de EEL</b>



Universidade Federal de Santa Catarina  
Centro Tecnológico - CTC  
Departamento de Engenharia Elétrica e Eletrônica - EEL

## **Aulas de laboratório**